



УКРАЇНА

(19) **UA** (11) **154251** (13) **U**  
(51) МПК  
**G11C 27/02** (2006.01)

НАЦІОНАЛЬНИЙ ОРГАН  
ІНТЕЛЕКТУАЛЬНОЇ ВЛАСНОСТІ  
ДЕРЖАВНА ОРГАНІЗАЦІЯ  
"УКРАЇНСЬКИЙ НАЦІОНАЛЬНИЙ  
ОФІС ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ ТА ІННОВАЦІЙ"

## (12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

|   |  |
|---|--|
| <p>(21) Номер заявки: <b>u 2023 01581</b></p> <p>(22) Дата подання заявки: <b>11.04.2023</b></p> <p>(24) Дата, з якої є чинними права інтелектуальної власності: <b>26.10.2023</b></p> <p>(46) Публікація відомостей про державну реєстрацію: <b>25.10.2023, Бюл.№ 43</b></p> | <p>(72) Винахідник(и):<br/><b>Логвінов Геннадій Степанович (UA),<br/>Лавріщев Олександр Олександрович (UA),<br/>Антипчук Богдан Олександрович (UA),<br/>Дурас Марія Володимирівна (UA),<br/>Мельничук Веніамін Володимирович (UA)</b></p> <p>(73) Володілець (володільці):<br/><b>Логвінов Геннадій Степанович,</b><br/>пров. 1-й Крошенський, буд. 7, м. Житомир, 10012 (UA),<br/><b>Лавріщев Олександр Олександрович,</b><br/>вул. Героїв Майдану, буд. 50, кв. 16, м. Овруч, Коростенський р-н, Житомирська обл., 11104 (UA),<br/><b>Антипчук Богдан Олександрович,</b><br/>вул. Вільський Шлях, буд. 27а, кв.73, м. Житомир, 10020 (UA),<br/><b>Дурас Марія Володимирівна,</b><br/>вул. Львівська, буд. 5, кв. 23, м. Житомир, 10030 (UA),<br/><b>Мельничук Веніамін Володимирович,</b><br/>вул. В'ячеслава Малі, буд. 21, м. Житомир, 10031 (UA)</p> <p>(74) Представник:<br/><b>Стукало Олександр Павлович, реєстр. №218</b></p> |
|---|--|

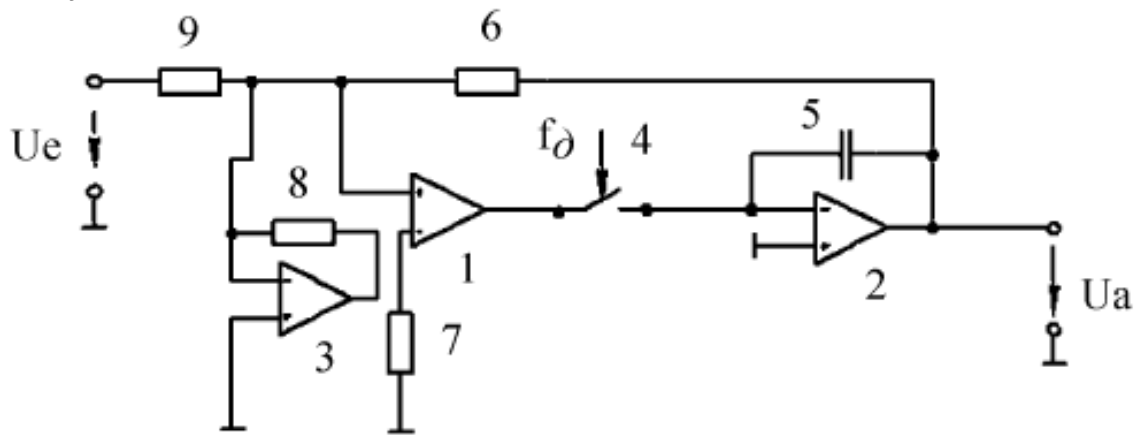
## (54) ПРИСТРІЙ ВИБІРКИ ТА ЗБЕРІГАННЯ

### (57) Реферат:

Пристрій вибірки та зберігання містить підсилювач сигналу, аналоговий ключ, інтегруючий пристрій, два резистори задання коефіцієнта передачі, другий із яких являє собою ланцюг зворотного зв'язку, компенсуючий резистор та ланцюг зворотного зв'язку у вигляді ємності. Причому вхід пристрою підключений до першого резистора задання коефіцієнта передачі, неінвертуючий вхід підсилювача сигналу підключений між двома резисторами задання коефіцієнта передачі, а його інвертуючий вхід підключений до компенсуючого резистора, другий вивід якого заземлений. Крім того вхід ключа аналогового сигналу підключений до виходу підсилювача сигналу, а вихід - підключений до інвертуючого входу інтегруючого пристрою, неінвертуючий вхід якого заземлений. Причому інвертуючий вхід інтегруючого пристрою та його вихід підключені до ланцюга зворотного зв'язку у вигляді ємності, одночасно з цим вихід інтегруючого пристрою підключений до другого виводу другого резистора задання коефіцієнта передачі, який являє собою ланцюг зворотного зв'язку. Пристрій додатково забезпечений підсилювачем рівня сигналу та додатковим резистором зворотного зв'язку. Причому інвертуючий вхід підсилювача рівня сигналу з'єднаний з двома резисторами задання коефіцієнта передачі та додатковим резистором зворотного зв'язку, другий вивід якого

UA 154251 U

з'єднаний з виходом підсилювача рівня сигналу. Причому неінвертуючий вхід підсилювача рівня сигналу заземлений.



Корисна модель належить до автоматики та вимірювальної техніки і може бути використана в аналого-цифрових системах обробки сигналів.

Відомий пристрій вибірки та зберігання, що містить підсилювач сигналу, аналоговий ключ, інтегруючий пристрій, два резистори задання коефіцієнта передачі, другий із яких являє собою ланцюг зворотного зв'язку, компенсуючий резистор та ланцюг зворотного зв'язку у вигляді ємності, причому вхід пристрою підключений до першого резистора задання коефіцієнта передачі, неінвертуючий вхід підсилювача сигналу підключений між двома резисторами задання коефіцієнта передачі, а його інвертуючий вхід підключений до компенсуючого резистора, другий вивід якого заземлений, крім того вхід ключа аналогового сигналу підключений до виходу підсилювача сигналу, а вихід - підключений до інвертуючого входу інтегруючого пристрою, неінвертуючий вхід якого заземлений, причому інвертуючий вхід інтегруючого пристрою та його вихід підключені до ланцюга зворотного зв'язку у вигляді ємності, одночасно з цим вихід інтегруючого пристрою підключений до другого виводу другого резистора задання коефіцієнта передачі, який являє собою ланцюг зворотного зв'язку, при тому підсилювач сигналу та інтегруючий пристрій виконані у вигляді операційного підсилювача (див. У. Титце, К. Шенк. Полупроводниковая схемотехника. 12 изд. Том 2: Пер. с нем. - М.: ДМК Пресс. 2007, с. 292).

В даному пристрої вибірки та зберігання можливо перевантаження вхідного підсилювача в режимі зберігання, що негативно впливає на швидкодію пристрою в цілому.

Крім того, у цьому пристрої недопущення перевантаження OV1 вирішується за допомогою діодних обмежувачів D1...D4. Але рівень напруги обмежений діодами (для кремнієвих діодів  $\pm 0,6...0,7$  В та  $\pm 0,3...0,4$  В для діодів Шоткі та германієвих), є надто високим для надійного захисту операційного підсилювача OV1 від перевантажень. При цьому слід підкреслити, що точність пристрою вибірки та зберігання буде обмежуватися діодами D1 і D2, так як вони не охоплені зворотним зв'язком і похибки, що вносяться ними, будуть накладеними на вихідний сигнал. Похибки, що вносяться зворотними струмами діодів, мають нелінійну залежність від величини вхідного сигналу і від температури навколишнього середовища. (Значення зворотних струмів для кремнієвих діодів становить величину 0,1...1 мкА, і подвоюється зі зростанням температури на 9 °С). Так при зворотному струмі 1 мкА і величині резистора R1, що дорівнює 5 кОм, величина похибки становитиме 5 мВ, що близько до ціни молодшого розряду аналого-цифрового перетворювача.

В основу корисної моделі поставлена задача створити пристрій, що забезпечує надійний захист від перевантаження вхідного підсилювача у режимі зберігання з одночасним збільшенням точності цього пристрою.

Поставлена задача вирішується тим, що пристрій вибірки та зберігання, що містить підсилювач сигналу, аналоговий ключ, інтегруючий пристрій, два резистори задання коефіцієнта передачі, другий із яких являє собою ланцюг зворотного зв'язку, компенсуючий резистор та ланцюг зворотного зв'язку у вигляді ємності, причому вхід пристрою підключений до першого резистора задання коефіцієнта передачі, неінвертуючий вхід підсилювача сигналу підключений між двома резисторами задання коефіцієнта передачі, а його інвертуючий вхід підключений до компенсуючого резистора, другий вивід якого заземлений, крім того вхід ключа аналогового сигналу підключений до виходу підсилювача сигналу, а вихід - підключений до інвертуючого входу інтегруючого пристрою, неінвертуючий вхід якого заземлений, причому інвертуючий вхід інтегруючого пристрою та його вихід підключені до ланцюга зворотного зв'язку у вигляді ємності, одночасно з цим вихід інтегруючого пристрою підключений до другого виводу другого резистора задання коефіцієнта передачі, який являє собою ланцюг зворотного зв'язку, згідно з корисною моделлю пристрій додатково забезпечений підсилювачем рівня сигналу та додатковим резистором зворотного зв'язку, причому інвертуючий вхід підсилювача рівня сигналу з'єднаний з двома резисторами задання коефіцієнта передачі та додатковим резистором зворотного зв'язку, другий вивід якого з'єднаний з виходом підсилювача рівня сигналу, причому неінвертуючий вхід підсилювача рівня сигналу заземлений.

Також кожний із пристроїв у вигляді підсилювача сигналу, інтегруючого пристрою та підсилювача рівня сигналу виконаний як операційний підсилювач.

Додатково забезпечений пристрою вибірки та зберігання підсилювачем рівня сигналу та додатковим резистором зворотного зв'язку, причому з'єднання інвертуючого входу підсилювача рівня сигналу з двома резисторами задання коефіцієнта передачі та додатковим резистором зворотного зв'язку, з'єднання другого виводу якого з виходом підсилювача рівня сигналу, причому заземлення неінвертуючого входу підсилювача рівня сигналу, дозволяє уникнути можливої ситуації перевантаження вхідного підсилювача в режимі зберігання. Таким чином введення додаткового підсилювача рівня сигналу, з резистором в негативному зворотному

зв'язку, вхід якого включений в точку "віртуального нуля" підсилювача сигналу, дає можливість в режимі зберігання забезпечувати низький рівень сигналу на рівні десятків мікрвольтів завдяки зворотному зв'язку додаткового операційного підсилювача, рівень цієї напруги залежить від рівня вхідного сигналу та коефіцієнта посилення додаткового підсилювача рівня сигналу без зворотного зв'язку.

Застосування пристрою дозволяє отримати:

- більш надійний захист від перевантаження вхідного підсилювача і, як наслідок цього, більша швидкодія приладу в цілому;

- точність пристрою за рахунок відсутності обмежуючих діодів і похибок, які вносяться ними;

- низький рівень сигналу на вході підсилювача в режимі зберігання, причому цей сигнал не буде більшим порівняно з сигналом у режимі вибірки.

Крім того:

- забезпечується підвищена надійність зберігання інформації пристроєм вибірки та зберігання;

- підвищується конкурентоздатність приладу, що використовує даний пристрій вибірки та зберігання.

Суть корисної моделі пояснює креслення, де зображений пристрій вибірки та зберігання, що пропонується.

Пристрій вибірки та зберігання містить підсилювач сигналу 1, інтегруючий пристрій 2, підсилювач рівня сигналу 3, виконані на базі операційних підсилювачів. Між підсилювачем сигналу 1 та інтегруючим пристроєм 2 встановлений аналоговий ключ 4. В зворотному зв'язку інтегруючого пристрою 2 встановлена ємність 5. Підсилювач сигналу 1, аналоговий ключ 4 та інтегруючий пристрій 2 охоплені зворотним зв'язком у вигляді резистора 6. Інвертуючий вхід підсилювача сигналу 1 підключений до заземленого компенсуючого резистора 7. Підсилювач рівня сигналу 3 охоплений зворотним зв'язком у вигляді резистора 8, причому одночасно його інвертуючий вхід підключений до неінвертуючого входу підсилювача сигналу 1 та вхідного резистора 9. Неінвертуючі входи інтегруючого пристрою 2 і підсилювача рівня сигналу 3 заземлені.

Пристроєм, що зберігає, може бути інтегруючий пристрій 2. У цьому випадку аналоговий ключ 4 розміщується в точці охопленим негативним зворотним зв'язком, що спрощує керування цим аналоговим ключем 4 і збільшує точність пристрою в цілому.

Вихідна напруга  $U_a$  пристрою вибірки та зберігання у включеному стані повторює вхідну напругу  $U_e$ . Однак при вимкненні вихідна напруга  $U_a$  запам'ятовується, тобто відбувається стеження та запам'ятовування. Перемикання з режиму стеження в режим запам'ятовування здійснюється за зовнішнім сигналом частоти дискретизації  $f_d$ . Тривалість режиму зберігання визначається часом, необхідним для перетворення аналого-цифровим перетворювачем отриманого миттєвого значення вхідної величини в цифрову форму.

Накопичувальна ємність 5 функціонує як запам'ятовуючий пристрій. При замкнутому аналоговому ключі 4 відбувається заряд ємності 5 до рівня вхідної напруги  $U_e$ . При розімкнутому аналоговому ключі 4 напруга на ємності 5 залишається незмінною до закінчення перетворення аналого-цифровим перетворювачем.

При замкнутому аналоговому ключі 4 вихідна напруга  $U_a$  встановлюється на рівні вхідної напруги  $U_e$ , помноженої на коефіцієнт, пропорційний відношенню резистора зворотного зв'язку 6 до вхідного резистора 9. Підсилювач сигналу 1, завдяки високому коефіцієнту підсилення, скорочує час інтегрування та усуває напругу зміщення інтегруючого пристрою 2 та похибку, яку вносить аналоговий ключ 4.

Коли аналоговий ключ 4 розімкнений, струм через ємність 5 припиняється, а вихідна напруга  $U_a$  зберігається незмінною. У цій ситуації загальний зворотний зв'язок розімкнений, тому підсилювач сигналу 1 може перейти в режим перевантаження (як наслідок високого коефіцієнта підсилення). Перевантаження підсилювача сигналу 1 неприпустиме, оскільки підсилювач повернеться в нормальний стан тільки через деякий час. Це обмежуватиме швидкодію всього пристрою та частоту дискретизації вхідного сигналу  $f_d$ . Додатковий підсилювач рівня сигналу 3 запобігає перевантаженню підсилювача сигналу 1.

Деякі особливості запропонованої схеми, які треба враховувати при її реалізації:

по-перше, для збереження коефіцієнта передачі, рівного одиниці, номінал резистора 9 вибирають в два рази менше кожного із резисторів 6 і 8, оскільки при замкнутому аналоговому ключі 4 резистори 6 і 8 вважаються включеними паралельно;

по-друге, напругу живлення  $U_e$  додаткового інтегруючого пристрою 2 вибирають в 2 рази більшою за вхідний сигнал  $\pm 2V$ , що необхідно у зв'язку з тим, що при розімкнутому аналоговому

ключі 4 діапазон вихідної напруги підсилювача рівня сигналу 3 буде вдвічі вищим, порівняно з часом, коли аналоговий ключ 4 замкнутий.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

5

1. Пристрій вибірки та зберігання, що містить підсилювач сигналу, аналоговий ключ, інтегруючий пристрій, два резистори задання коефіцієнта передачі, другий із яких являє собою ланцюг зворотного зв'язку, компенсуючий резистор та ланцюг зворотного зв'язку у вигляді ємності, причому вхід пристрою підключений до першого резистора задання коефіцієнта передачі, неінвертуючий вхід підсилювача сигналу підключений між двома резисторами задання коефіцієнта передачі, а його інвертуючий вхід підключений до компенсуючого резистора, другий вивід якого заземлений, крім того вхід ключа аналогового сигналу підключений до виходу підсилювача сигналу, а вихід підключений до інвертуючого входу інтегруючого пристрою та його вихід підключений до ланцюга зворотного зв'язку у вигляді ємності, одночасно з цим вихід інтегруючого пристрою підключений до другого виводу другого резистора задання коефіцієнта передачі, який являє собою ланцюг зворотного зв'язку, який **відрізняється** тим, що пристрій додатково забезпечений підсилювачем рівня сигналу та додатковим резистором зворотного зв'язку, причому інвертуючий вхід підсилювача рівня сигналу з'єднаний з двома резисторами задання коефіцієнта передачі та додатковим резистором зворотного зв'язку, другий вивід якого з'єднаний з виходом підсилювача рівня сигналу, причому неінвертуючий вхід підсилювача рівня сигналу заземлений.

10

15

20

25

2. Пристрій вибірки та зберігання за п. 1, який **відрізняється** тим, що кожний із пристроїв у вигляді підсилювача сигналу, інтегруючого пристрою та підсилювача рівня сигналу виконаний як операційний підсилювач.

